

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :
Byung Jun MUN, Yong SONG, and Byung Ho RHEE :
Serial No.: NEW :
Filed: December 19, 2003 :
For: PLASMA DISPLAY :

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT(S)

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window
Crystal Plaza Two, Lobby, Room 1B03
Arlington, Virginia 22202

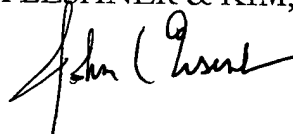
Sir:

At the time the above application was filed, priority was claimed based on the following application(s):

10-2002-0087092 filed in Korea on December 30, 2002

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP



Daniel Y.J. Kim
Registration No. 36,186
Samuel W. Ntiros
Registration No. 39,318
John C. Eisenhart
Registration No. 38,128

P.O. Box 221200
Chantilly, Virginia 20153-1200
703 766-3701 DYK:SWN/kdb
Date: December 19, 2003

Please direct all correspondence to Customer Number 34610



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2002-0087092
Application Number

출원년월일 : 2002년 12월 30일
Date of Application DEC 30, 2002

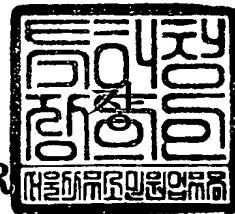
출원인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2003 년 10 월 10 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0006
【제출일자】	2002. 12. 30
【발명의 명칭】	플라즈마 디스플레이 패널
【발명의 영문명칭】	PLASMA DISPLAY PANEL
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	2002-026946-4
【발명자】	
【성명의 국문표기】	이병호
【성명의 영문표기】	RHEE, Byung Ho
【주민등록번호】	720505-1478617
【우편번호】	330-853
【주소】	충청남도 천안시 북면 상동리 91-6번지 중앙아파트 101동 1106호
【국적】	KR
【발명자】	
【성명의 국문표기】	송용
【성명의 영문표기】	SONG, Yong
【주민등록번호】	700301-1167830
【우편번호】	730-300
【주소】	경상북도 구미시 구평동 429번지 부영아파트 207동 601호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 김영호 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 10 면 10,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 8 항 365,000 원

【합계】 404,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 휘도를 향상시킴과 아울러 방전효율을 향상시킬 수 있는 플라즈마 디스플레이 패널에 관한 것이다.

본 발명은 유지방전을 위해 상부기관 상에 나란하게 형성되는 유지전극쌍과, 인접한 방전셀을 분리하도록 하부기관 상에 형성되는 격벽을 포함하는 플라즈마 디스플레이 패널에 있어서, 상기 유지전극쌍 각각은 대각선 방향으로 대칭 구조 및 비대칭 구조 중 어느 한 구조로 형성되는 투명전극과, 상기 투명전극 상에 형성되는 금속전극을 가지는 것을 특징으로 한다.

이러한 구성에 의하여 본 발명은 종래의 비방전 영역의 방전이 활성화됨과 아울러 방전셀의 가장자리 영역에서 방전이 크게되므로 방전효율이 증가되고, 방전시 방전경로가 증가하게 되어 발광면적이 증가하여 휘도가 증가하게 된다. 또한, 본 발명은 삼각형 형태의 투명전극을 대각선 방향으로 대칭 또는 비대칭 구조로 형성함과 아울러 투명전극 상에 홀을 형성함으로써 소비전력을 줄일 수 있다.

【대표도】

도 8

【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널{PLASMA DISPLAY PANEL}

【도면의 간단한 설명】

도 1은 종래의 3전극 교류 면방전 플라즈마 디스플레이 패널의 방전셀을 나타내는 도면.

도 2는 종래의 다른 전극구조를 가지는 플라즈마 디스플레이 패널을 나타내는 평면도.

도 3은 도 2의 전극구조를 개선한 전극구조를 가지는 플라즈마 디스플레이 패널을 나타내는 도면.

도 4는 종래의 또 다른 전극구조를 가지는 플라즈마 디스플레이 패널을 나타내는 평면도.

도 5는 도 4에 도시된 플라즈마 디스플레이 패널의 방전현상을 나타내는 도면.

도 6은 종래의 플라즈마 디스플레이 패널의 방전셀에서 발생하는 방전을 나타내는 도면.

도 7은 본 발명의 제 1 실시 예에 따른 플라즈마 디스플레이 패널을 나타내는 도면.

도 8은 도 7에 도시된 플라즈마 디스플레이 패널의 전극구조를 나타내는 평면도.

도 9는 도 8에 도시된 본 발명의 제 1 실시 예에 따른 플라즈마 디스플레이 패널의 방전을 나타내는 평면도.

도 10은 본 발명의 제 2 실시 예에 따른 플라즈마 디스플레이 패널의 전극구조를 나타내는 평면도.

도 11은 본 발명의 제 3 실시 예에 따른 플라즈마 디스플레이 패널의 전극구조를 나타내는 평면도.

도 12은 본 발명의 제 4 실시 예에 따른 플라즈마 디스플레이 패널의 전극구조를 나타내는 평면도.

도 13은 본 발명의 제 5 실시 예에 따른 플라즈마 디스플레이 패널의 전극구조를 나타내는 평면도.

도 14는 본 발명의 제 6 실시 예에 따른 플라즈마 디스플레이 패널의 전극구조를 나타내는 평면도.

< 도면의 주요 부분에 대한 부호의 설명 >

10, 60 : 상부기관 12, 62 : 하부기관

14, 34, 44, 54, 64, 84, 94, 104, 114, 124 : 주사/유지전극

16, 36, 46, 56, 66, 86, 96, 106, 116, 126 : 유지전극

18, 68 : 상부 유전체층 20, 70 : 보호막

22, 72 : 어드레스전극 24, 74 : 하부 유전체층

26, 38, 48, 58, 76 : 격벽 28, 78 : 형광체층

35, 110 : 홀

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <23> 본 발명은 플라즈마 디스플레이 패널에 관한 것으로, 특히 휘도를 향상시킴과 아울러 방전효율을 향상시킬 수 있는 플라즈마 디스플레이 패널에 관한 것이다.
- <24> 최근 들어, 평판 디스플레이 장치로서 대형패널의 제작이 용이한 플라즈마 디스플레이 패널(Plasma Display Panel; 이하, "PDP"라 한다)이 주목받고 있다. PDP는 통상 디지털 비디오 데이터에 따라 화소들 각각의 방전기간을 조절함으로써 화상을 표시하게 된다. 이러한 PDP로는 도 1에 도시된 바와 같이 3전극을 구비하고 교류전압에 의해 구동되는 교류형 PDP가 대표적이다.
- <25> 도 1은 통상적으로 교류형 PDP에 매트릭스 형태로 배열되어진 셀 구조를 나타내는 사시도이다.
- <26> 도 1을 참조하면, PDP 셀은 상부기판(10) 상에 순차적으로 형성되어진 유지전극쌍(14, 16), 상부 유전체층(18) 및 보호막(20)을 가지는 상판과, 하부기판(12) 상에 순차적으로 형성되어진 어드레스전극(22), 하부 유전체층(24), 격벽(26) 및 형광체층(28)을 가지는 하판을 구비한다. 상부기판(10)과 하부기판(12)은 격벽에 의해 평행하게 이격된다.
- <27> 유지전극쌍(14, 16) 각각은 상대적으로 넓은 폭을 가지며 가시광 투과를 위하여 투명전극물질(ITO)로 이루어진 투명전극(14A, 16A)과, 상대적으로 좁은 폭을 가지며 투명전극(14A, 16A)의 저항성분을 보상하기 위하여 금속전극(14B, 16B)으로 이루어진다. 이러한 유지전극쌍(14, 16)은 주사전극 및 유지전극으로 구성된다. 주사전극(14)에는 패널 주사를 위한 주사신

호와 방전유지를 위한 유지신호가 주로 공급되고, 유지전극(16)에는 유지신호가 주로 공급된다. 상부 유전체층(18)과 하부 유전체층(24)에는 전하가 축적된다. 보호막(20)은 스퍼터링에 의한 상부 유전체층(18)의 손상을 방지하여 PDP의 수명을 늘릴 뿐만 아니라 2차 전자의 방출 효율을 높이게 된다. 보호막(20)으로는 통상 산화마그네슘(MgO)이 이용된다. 어드레스전극(22)은 상기 유지전극쌍(14, 16)과 교차하게 형성된다. 이 어드레스전극(22)에는 디스플레이 되어질 셀들을 선택하기 위한 데이터신호가 공급된다. 격벽(26)은 어드레스전극(22)과 나란하게 형성되어 방전에 의해 생성된 자외선이 인접한 셀에 누설되는 것을 방지한다. 형광체층(28)은 하부 유전체층(24) 및 격벽(26)의 표면에 도포되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생하게 된다. 그리고, 가스방전을 위한 불활성 가스가 내부의 방전공간에 주입된다.

<28> 이러한 구조의 PDP 셀은 어드레스전극(22)과 주사전극(14) 사이의 대향방전에 의해 선택된 후 유지전극쌍(14, 16) 사이의 면방전에 의해 방전을 유지하게 된다. PDP 셀에서는 유지방전시 발생하는 자외선에 의해 형광체(28)가 발광함으로써 가시광이 셀 외부로 방출되게 된다. 이 결과, 셀들을 가지는 PDP는 화상을 표시하게 된다. 이 경우, PDP는 비디오데이터에 따라 셀의 방전유지기간, 즉 유지방전 횟수를 조절하여 영상 표시에 필요한 계조(Gray Scale)를 구현하게 된다.

<29> 이러한 교류 면방전형 PDP는 화상의 계조(Gray Level)를 표현하기 위하여 다수개의 서브 필드로 분리되어 구동되고, 각 서브필드기간에는 비디오 데이터의 가중치에 비례시킨 횟수의 발광이 진행됨으로써 계조표시가 행해지게 된다. 실제로, 8비트의 비디오 데이터를 이용하여 256계조로 화상이 표시되는 경우 각 방전셀(11)에서의 1프레임 표시 기간(예를 들면, 1/60초=약 16.7msec)은 8개의 서브 필드(SF1 내지 SF8)로 분할하게 된다. 각 서브 필드(SF1 내지

SF8)는 다시 리셋 기간, 어드레스 기간 및 유지기간으로 분할하고, 그 유지기간에 1:2:4:8:…:128의 비율로 가중치를 부여하게 된다. 여기서, 리셋기간은 방전셀을 초기화하는 기간이고, 어드레스기간은 비디오데이터의 논리값에 따라 선택적인 어드레스방전이 발생하게 하는 기간이며, 유지기간은 상기 어드레스방전이 발생된 방전셀에서 방전이 유지되게 하는 기간이다. 리셋 기간과 어드레스기간은 각 서브필드 기간에 동일하게 할당된다.

<30> 이러한 PDP에서 소비전력을 절감하기 위해 주사전극(14)과 유지전극(16)의 전극폭을 좁게 형성하게 되면, 방전시 방전경로가 짧아지게 되어 발광면적이 제한된다. 이에 따라, 자외선의 방출량이 적어지게 되어 휘도가 떨어진다. 또한, PDP 방전셀에서의 방전은 유지전극쌍(14, 16) 각각의 투명전극(14A, 16A) 간의 갭, 즉 방전셀의 중심부에서부터 투명전극(14A, 16A)의 끝단으로 확산되는 형태로 발생하게 된다. 이에 따라, 투명전극(14A, 16A) 간의 갭으로부터 멀어지면 방전의 효율이 감소하게 되고, 휘도 역시 투명전극(14A, 16A) 간의 갭으로부터 멀어지면 줄어드는 현상이 발생하게 된다.

<31> 한편, PDP의 다른 전극구조로 도 2에 도시된 바와 같이 돌기 타입의 돌출전극을 포함하는 PDP가 제안되었다.

<32> 도 2를 참조하면, 제안된 PDP는 도시되지 않은 상부기관 상에 형성된 유지전극쌍(44, 46)은 스트라이프 형태로 형성된 금속전극(44A, 46A)과, 각 금속전극(44A, 46A)에서 돌출된 돌출전극(44B, 46B)으로 구성된다.

<33> 금속전극(44A, 46A)은 방전셀의 양측 가장자리에 위치하며 도전성이 좋은 금속물질, 예를 들면 은(Ag)이나 구리(Cu)로 형성된다. 돌출전극(44B, 46B)은 금속전극(44A, 46A)에 비해 상대적으로 넓은 폭을 가지며 서로 대향되도록 형성된다.

- <34> 이러한 돌기 타입의 유지전극쌍(44, 46)에서는 소모되는 전류의 양을 줄이기 위하여 돌출전극(44B, 46B)의 폭(W)을 $200 \sim 250\mu\text{m}$, 길이(L)를 $400 \sim 1000\mu\text{m}$ 범위에서 형성한다. 그러나, 돌출전극(44B, 46B)의 크기를 적절하게 설정하였다 하더라도 전극이 차지하는 면적이 줄어들면서 방전전압이 높아짐에 따라 방전효율이 떨어지는 문제점이 있다.
- <35> 이러한 돌기 타입의 돌출전극의 문제점을 해결하기 위하여 도 3에 도시된 바와 같이 T자형 돌출전극을 포함하는 PDP가 제안되었다.
- <36> 도 3을 참조하면, PDP는 도시되지 않은 상부기관 상에 형성 유지전극쌍(54, 56)은 스트라이프 형태로 형성된 금속전극(54A, 56A)과, 각각의 금속전극(54A, 56A)에서 돌출된 T자형 돌출전극(54B, 56B)으로 구성된다.
- <37> T자형 돌출전극(54B, 56B)은 금속전극(54A, 56A)에서 신장되며 T자 형태로 서로 대향되도록 형성된다. T자형 돌출전극(54B, 56B)의 제1 전극폭(W1)은 제2 전극폭(W2)보다 작게 형성된다. 두 T자형 돌출전극(54B, 56B)이 마주대하는 부분의 전극폭(W2)이 넓기 때문에 방전을 일으키는데 어려움이 없다. 이에 따라, 제1 전극폭(W1)이 적게 형성하더라도 휘도는 크게 감소되지 않으며 전극이 차지하는 면적을 줄어둘게 됨으로써 소모되는 전류의 양을 줄일 수 있다.
- <38> 그러나, 돌기 타입을 개선한 T자형 돌출전극을 포함한 PDP는 전극 어라인시 미스어라인이 발생되면 양측의 돌출전극(54B, 56B)과 격벽(58) 사이의 거리(W3)가 동일해야 하는데 동일하지 않게 된다. 격벽(58)과 가까울수록 흡수되는 전하의 양이 커지게 되므로 양측의 돌출전극(54B, 56B)과 격벽(58) 사이의 거리(W3)가 다르게 되면 방전시 양측에 생성되는 벽전하의 양이 다르게 된다.

- <39> 한편, PDP의 또 다른 전극구조로 도 4에 도시된 바와 같이 블랭크(Blank) 타입의 투명전극을 포함하는 PDP가 제안되었다.
- <40> 도 4를 참조하면, 종래의 다른 PDP는 상부기판 상에 인접셀에 걸쳐 홀이 형성된 투명전극(34A, 36A)과, 투명전극(34A, 36A)의 저항성분을 보상하기 위한 금속전극(34B, 36B)으로 이루어진다.
- <41> 투명전극(34A, 36A)은 상대적으로 넓은 폭을 가지며 가시광 투과를 위하여 투명전극물질(ITO)로 이루어지며 방전셀 중심에 홀(35)이 형성된다. 이 홀(35)은 하부기판에 형성된 격벽(38)의 중앙을 중심으로 형성되게 되며 사각형 또는 여러가지의 다각형으로 형성될 수 있다. 투명전극(34A, 36A)에 홀(35)이 형성됨으로써 방전전극의 면적의 크기가 줄어들게 된다. 이에 따라, 캐패시턴스값이 줄어들게 됨으로써 소비전력이 줄어들게 된다. 뿐만 아니라, 유지전극쌍(34, 36)의 전극면적이 줄어들게 됨으로써 개구율이 증가하게 된다.
- <42> 그러나, 블랭크 타입의 유지전극쌍(34, 36)을 포함하는 PDP는 방전전극에 홀(35)을 형성시킴으로써 소비전력을 어느 정도 개선시킬 수 있지만, 구동 전압 내에서 두개의 방전 모드가 형성되는 방전분리 현상이 나타나게 된다. 이를 상세히 설명하면, 도 5에 도시된 바와 같이 유지전극의 투명전극(36A)은 홀(35)을 중심으로 A, B, C 영역으로 나눌 수 있다. 투명전극(36A)에 방전 전압이 인가되면 가장 가깝게 위치한 투명전극(36A)의 A영역에서 방전이 일어나게 되며 B 및 C영역으로 방전이 확산된다. 이때, 유지전압 마진 내에서 전압을 내리게 되면 B영역은 방전 면적이 작으므로 축적되는 벽전하의 양이 작을 뿐만 아니라 격벽(38)과 가깝게 위치하고 있어 격벽(38)에서 전하를 흡수하여 손실되는 전하량이 크다. 이에 따라, B영역은 플라즈마 방전에 기여하는 바가 적어지게 되며, 쏜패스 방전이 A영역으로 제한됨으로써 A영역과 C영역으로 방전이 분리되어 휘도가 크게 감소하게 된다.

<43> 상술한 바와 같은 종래의 각 전극구조들을 포함하는 PDP의 방전셀에서는 도 6에 도시된 바와 같이 방전셀의 중심부에서 방전이 강하게 발생하는 반면에 중심부에서 멀어질수록 방전이 약하게 발생하게 된다. 또한, 방전셀의 가장자리 영역에서는 방전이 발생하지 않게 된다. 따라서, 종래의 PDP에서는 방전효율 및 휘도가 떨어지는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<44> 따라서, 본 발명의 목적은 휘도를 향상시킴과 아울러 방전효율을 향상시킬 수 있는 플라즈마 디스플레이 패널을 제공하는데 있다.

【발명의 구성 및 작용】

<45> 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 플라즈마 디스플레이 패널은 유지방전을 위해 상부기판 상에 나란하게 형성되는 유지전극쌍과, 인접한 방전셀을 분리하도록 하부기판 상에 형성되는 격벽을 포함하는 플라즈마 디스플레이 패널에 있어서, 상기 유지전극쌍 각각은 대각선 방향으로 대칭 구조 및 비대칭 구조 중 어느 한 구조로 형성되는 투명전극과, 상기 투명전극 상에 형성되는 금속전극을 가지는 것을 특징으로 한다.

<46> 상기 패널에서 상기 투명전극은 삼각형 형태로 형성되는 것을 특징으로 한다.

<47> 상기 패널에서 대각선 방향으로 대칭 구조일 경우에 상기 투명전극은 0°내지 45°범위의 경사면을 가지고, 대각선 방향으로 비대칭 구조일 경우에 상기 투명전극은 0°내지 90°범위의 경사면을 가지는 것을 특징으로 한다.

- <48> 상기 패널에서 상기 경사면은 계단형 단턱부 및 곡선형태 중 어느 한 형태로 형성되는 것을 특징으로 한다.
- <49> 상기 패널에서 상기 투명전극 사이의 갭은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위인 것을 특징으로 한다.
- <50> 상기 패널에서 상기 투명전극 각각에는 다수의 홀이 형성되는 것을 특징으로 한다.
- <51> 상기 패널에서 상기 투명전극 각각은 방전셀 안에서 삼각형 형태로 돌출되는 것을 특징으로 한다.
- <52> 상기 패널에서 상기 투명전극 각각은 방전셀 안에서 사각형 형태로 돌출되는 제 1 돌출부와, 상기 제 1 돌출부에서 상기 제 1 돌출부보다 큰 폭을 가지도록 삼각형 형태로 돌출되는 제 2 돌출부를 구비하는 것을 특징으로 한다.
- <53> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <54> 이하, 도 7 내지 도 12를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <55> 도 7은 본 발명의 실시 예에 따른 PDP를 나타내는 사시도이며, 도 8은 도 7에 도시된 PDP를 나타내는 평면도이다.
- <56> 도 7 및 도 8을 참조하면, 본 발명의 제 1 실시 예에 따른 플라즈마 디스플레이 패널(Plasma Display Panel; 이하, "PDP"라 한다)은 상부기판(60) 상에 유지전극쌍(64, 66), 상부 유전체층(68) 및 보호막(70)이 순차적으로 형성된 상판과, 하부기판(62) 상에 어드레스전극(72), 하부 유전체층(74), 격벽(76) 및 형광체층(78)이 순차적으로 형성된 하판을 구비한다. 상부기판(60)과 하부기판(62)은 격벽에 의해 평행하게 이격된다.

- <57> 유지전극쌍(64, 66)은 삼각형 형태의 투명전극(64A, 66A)과, 투명전극(64A, 66A)의 일측에 형성되는 스트라이프 형태의 금속전극(64B, 66B)으로 구성된다.
- <58> 투명전극(64A, 66A)은 각각은 삼각형 형태로 대각선 방향으로 대칭 또는 비대칭 구조로써 투명전극물질(ITO)로 이루어진다. 또한, 투명전극(64A, 66A) 각각이 대각선 방향으로 대칭 구조일 경우에 삼각형의 경사면 각도($\theta 1$)는 0° 내지 45° 범위를 가지며, 대각선 방향으로 비대칭 구조일 경우에 삼각형의 경사면 각도($\theta 1$)는 0° 내지 90° 범위를 가지게 된다. 한편, 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지는 삼각형 형태의 투명전극(64A, 66A) 각각은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위의 갭(W1)을 가지게 된다.
- <59> 금속전극(64B, 66B)은 상대적으로 좁은 폭을 가지며 투명전극(64A, 66A)의 전기저항을 보상하기 위하여 전기전도도가 좋은 은(Ag)이나 구리(Cu)로 형성된다.
- <60> 이와 같은, 본 발명의 제 1 실시 예에 따른 PDP의 투명전극(64A, 66A)은 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 도 9에 도시된 바와 같이 방전시 종래의 비방전 영역(A)의 방전이 활성화되므로 방전효율이 증가됨과 아울러 방전시 방전경로가 증가하게 되어 발광면적이 증가하게 된다. 이에 따라, 방전시 자와선의 방출량이 많아지게 되어 휘도가 증가된다.
- <61> 이러한 유지전극쌍(64, 66)은 주사전극 및 유지전극으로 구성된다. 주사전극(64)에는 패널 주사를 위한 주사신호와 방전유지를 위한 유지신호가 주로 공급되고, 유지전극(66)에는 유지신호가 주로 공급된다. 상부 유전체층(68)과 하부 유전체층(74)에는 전하가 축적된다. 보호막(70)은 스퍼터링에 의한 상부 유전체층(68)의 손상을 방지하여 PDP의 수명을 늘릴 뿐만 아니라 2차 전자의 방출 효율을 높이게 된다. 보호막(70)으로는 통상 산화마그네슘(MgO)이 이용된다. 어드레스전극(72)은 상기 유지전극쌍(64, 66)과 교차하게 형성된다. 이

어드레스전극(72)에는 디스플레이되어질 셀들을 선택하기 위한 데이터신호가 공급된다. 격벽(76)은 어드레스전극(22)과 나란하게 형성되어 방전에 의해 생성된 자외선이 인접한 셀에 누설되는 것을 방지한다. 형광체층(78)은 하부 유전체층(74) 및 격벽(76)의 표면에 도포되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생하게 된다. 그리고, 가스방전을 위한 불활성 가스가 내부의 방전공간에 주입된다.

<62> 도 10은 본 발명의 제 2 실시 예에 따른 PDP를 나타내는 평면도이다.

<63> 도 10을 참조하면, 본 발명의 제 2 실시 예에 따른 PDP는 도시되지 않은 상부기관 상에 삼각형 형태로 돌출된 투명전극(84A, 86A)과, 투명전극(84A, 86A)의 일측에 형성된 스트라이프 형태의 금속전극(84B, 86B)으로 구성되는 유지전극쌍(84, 86)을 구비한다.

<64> 투명전극(84A, 86A)은 각각은 삼각형 형태의 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지며 투명전극물질(ITO)로 이루어진다. 또한, 투명전극(64A, 66A) 각각이 대각선 방향으로 대칭 구조일 경우에 삼각형의 경사면 각도(θ_2)는 0° 내지 45° 범위를 가지도록 돌출되며, 대각선 방향으로 비대칭 구조일 경우에 삼각형의 경사면 각도(θ_2)는 0° 내지 90° 범위를 가지도록 돌출된다. 한편, 대각선 방향으로 대칭 구조 또는 비대칭 구조로 돌출된 투명전극(64A, 66A) 각각은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위의 갭(W2)을 가지게 된다.

<65> 금속전극(84B, 86B)은 상대적으로 좁은 폭을 가지며 투명전극(84A, 86A)의 전기저항을 보상하기 위하여 전기전도도가 좋은 은(Ag)이나 구리(Cu)로 형성된다.

<66> 이와 같은, 본 발명의 제 2 실시 예에 따른 PDP의 투명전극(84A, 86A)은 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 도 9에 도시된 바와 같이 방전시 종래의 비방전 영역의 방전이 활성화되므로 방전효율이 증가됨과 아울러 방전시 방전경로가 증가하게

되어 발광면적이 증가하게 된다. 이에 따라, 방전시 자와선의 방출량이 많아지게 되어 휘도가 증가된다.

<67> 도 11은 본 발명의 제 3 실시 예에 따른 PDP를 나타내는 평면도이다.

<68> 도 11을 참조하면, 본 발명의 제 3 실시 예에 따른 PDP는 도시되지 않은 상부기판 상에 돌출된 돌출 투명전극(94C, 96C)과, 돌출 투명전극(94C, 96C)에서 삼각형 형태로 돌출되는 투명전극(94A, 96A)과, 투명전극(94A, 96A)의 일측에 형성된 스트라이프 형태의 금속전극(94B, 96B)으로 구성되는 유지전극쌍(94, 96)을 구비한다.

<69> 돌출 투명전극(94C, 96C)은 사각형 형태로 방전셀 중심부 쪽으로 돌출된다.

<70> 투명전극(94A, 96A)은 각각은 삼각형 형태의 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지며 투명전극물질(ITO)로 이루어진다. 또한, 투명전극(94A, 96A) 각각이 대칭 구조일 경우에 삼각형의 경사면 각도(θ_3)는 0° 내지 45° 범위를 가지도록 돌출되며, 대각선 방향으로 비대칭 구조일 경우에 삼각형의 경사면 각도(θ_3)는 0° 내지 90° 범위를 가지도록 돌출된다. 한편, 대각선 방향으로 대칭 구조 또는 비대칭 구조로 돌출된 투명전극(94A, 96A) 각각은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위의 겹(W3)을 가지게 된다. 이 때, 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지는 삼각형 형태의 투명전극(94A, 96A) 각각의 모서리 부분은 방전시 전계가 집중되어 방전셀의 가장자리 영역의 방전을 높이게 된다.

<71> 금속전극(94B, 96B)은 상대적으로 좁은 폭을 가지며 투명전극(94A, 96A)의 전기저항을 보상하기 위하여 전기전도도가 좋은 은(Ag)이나 구리(Cu)로 형성된다.

<72> 이와 같은, 본 발명의 제 3 실시 예에 따른 PDP의 투명전극(94A, 96A)은 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 도 9에 도시된 바와 같이 방전시 종래의

비방전 영역의 방전이 활성화됨과 아울러 방전셀의 가장자리 영역에서 방전이 크게되므로 방전 효율이 증가되고, 방전시 방전경로가 증가하게 되어 발광면적이 증가하게 된다. 이에 따라, 방전시 자와선의 방출량이 많아지게 되어 휘도가 증가된다.

<73> 도 12는 본 발명의 제 4 실시 예에 따른 PDP를 나타내는 평면도이다.

<74> 도 12를 참조하면, 본 발명의 제 4 실시 예에 따른 PDP는 도시되지 않은 상부기판 상에 삼각형 형태로 대각선 방향으로 대칭 또는 비대칭 구조로 형성된 투명전극(104A, 106A)과, 투명전극(104A, 106A) 상에 형성되는 다수의 홀(110)들과, 투명전극(104A, 106A)의 일측에 형성된 스트라이프 형태의 금속전극(104B, 106B)으로 구성되는 유지전극쌍(104, 106)을 구비한다.

<75> 투명전극(104A, 106A)은 각각은 삼각형 형태의 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지며 투명전극물질(ITO)로 이루어진다. 또한, 투명전극(104A, 106A) 각각이 대각선 방향으로 대칭 구조일 경우에 삼각형의 경사면 각도(θ_4)는 0° 내지 45° 범위를 가지도록 돌출되며, 대각선 방향으로 비대칭 구조일 경우에 삼각형의 경사면 각도(θ_4)는 0° 내지 90° 범위를 가지도록 돌출된다. 한편, 대칭 구조 또는 비대칭 구조로 돌출된 투명전극(104A, 106A) 각각은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위의 갭(W4)을 가지게 된다. 이 때, 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지는 삼각형 형태의 투명전극(104A, 106A) 각각의 모서리 부분은 방전시 전계가 집중되어 방전셀의 가장자리 영역의 방전을 높이게 된다.

<76> 금속전극(104B, 106B)은 상대적으로 좁은 폭을 가지며 투명전극(104A, 106A)의 전기저항을 보상하기 위하여 전기전도도가 좋은 은(Ag)이나 구리(Cu)로 형성된다.

<77> 이와 같은, 본 발명의 제 4 실시 예에 따른 PDP의 투명전극(104A, 106A)은 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 도 9에 도시된 바와 같이 방전시 종래

의 비방전 영역의 방전이 활성화됨과 아울러 방전셀의 가장자리 영역에서 방전이 크게되므로 방전효율이 증가된다. 다시 말하여, 본 발명의 제 4 실시 예에 따른 PDP는 투명전극(104A, 106A)에 홀(110)을 형성함으로써 방전전극의 면적의 크기가 줄어들게 된다. 이에 따라, 캐패시턴스값이 줄어들게 됨으로써 소비전력이 줄어들게 된다. 뿐만 아니라, 유지전극쌍(104, 106)의 전극면적이 줄어들게 됨으로써 개구율이 증가하게 된다.

<78> 또한, 본 발명의 제 4 실시 예에 따른 PDP는 투명전극(104A, 106A)이 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 방전시 방전경로가 증가하게 되어 발광면적이 증가하게 된다. 이에 따라, 방전시 자와선의 방출량이 많아지게 되어 휘도가 증가된다.

<79> 도 13을 참조하면, 본 발명의 제 5 실시 예에 따른 PDP는 도시되지 않은 상부기관 상에 삼각형 형태로 대각선 방향으로 대칭 또는 비대칭 구조로 형성된 투명전극(114A, 116A)과, 투명전극(114A, 116A)의 일측에 형성된 스트라이프 형태의 금속전극(114B, 116B)으로 구성되는 유지전극쌍(114, 116)을 구비한다.

<80> 투명전극(114A, 116A)은 각각은 삼각형 형태의 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지며 투명전극물질(ITO)로 이루어진다. 이러한, 투명전극(114A, 116A) 각각이 대각선 방향으로 대칭 구조일 경우에 삼각형의 경사면에는 계단형의 단턱부가 형성된다. 한편, 대칭 구조 또는 비대칭 구조로 돌출된 투명전극(114A, 116A) 각각은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위의 갭(W5)을 가지게 된다. 이 때, 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지는 삼각형 형태의 투명전극(114A, 116A) 각각의 계단형 단턱부에는 방전시 전계가 집중되어 방전셀의 가장자리 영역의 방전을 높이게 된다.

<81> 금속전극(114B, 116B)은 상대적으로 좁은 폭을 가지며 투명전극(114A, 116A)의 전기저항을 보상하기 위하여 전기전도도가 좋은 은(Ag)이나 구리(Cu)로 형성된다.

- <82> 이와 같은, 본 발명의 제 5 실시 예에 따른 PDP의 투명전극(114A, 116A)은 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 도 9에 도시된 바와 같이 방전시 종래의 비방전 영역의 방전이 활성화됨과 아울러 방전셀의 가장자리 영역에서 방전이 크게되므로 방전효율이 증가된다. 뿐만 아니라, 유지전극쌍(114, 116)의 전극면적이 줄어들게 됨으로써 개구율이 증가하게 된다.
- <83> 또한, 본 발명의 제 5 실시 예에 따른 PDP는 투명전극(114A, 116A)이 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 방전시 방전경로가 증가하게 되어 발광면적이 증가하게 된다. 이에 따라, 방전시 자와선의 방출량이 많아지게 되어 휘도가 증가된다.
- <84> 도 14를 참조하면, 본 발명의 제 6 실시 예에 따른 PDP는 도시되지 않은 상부기관 상에 삼각형 형태로 대각선 방향으로 대칭 또는 비대칭 구조로 형성된 투명전극(124A, 126A)과, 투명전극(124A, 126A)의 일측에 형성된 스트라이프 형태의 금속전극(124B, 126B)으로 구성되는 유지전극쌍(124, 126)을 구비한다.
- <85> 투명전극(124A, 126A)은 각각은 삼각형 형태의 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지며 투명전극물질(ITO)로 이루어진다. 이러한, 투명전극(124A, 126A) 각각이 대각선 방향으로 대칭 구조일 경우에 삼각형의 경사면은 곡선형태로 형성된다. 한편, 대칭 구조 또는 비대칭 구조로 돌출된 투명전극(124A, 126A) 각각은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위의 겹(W6)을 가지게 된다. 이 때, 대각선 방향으로 대칭 구조 또는 비대칭 구조를 가지는 삼각형 형태의 투명전극(124A, 126A) 각각의 계단형 단턱부에는 방전시 전계가 집중되어 방전셀의 가장자리 영역의 방전을 높이게 된다.
- <86> 금속전극(124B, 126B)은 상대적으로 좁은 폭을 가지며 투명전극(124A, 126A)의 전기저항을 보상하기 위하여 전기전도도가 좋은 은(Ag)이나 구리(Cu)로 형성된다.

<87> 이와 같은, 본 발명의 제 6 실시 예에 따른 PDP의 투명전극(124A, 126A)은 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 도 9에 도시된 바와 같이 방전시 종래의 비방전 영역의 방전이 활성화됨과 아울러 방전셀의 가장자리 영역에서 방전이 크게되므로 방전효율이 증가된다. 뿐만 아니라, 유지전극쌍(124, 126)의 전극면적이 줄어들게 됨으로써 개구율이 증가하게 된다.

<88> 또한, 본 발명의 제 6 실시 예에 따른 PDP는 투명전극(124A, 126A)이 삼각형 형태로 상호 대각선 방향으로 대칭 또는 비대칭 구조이므로 방전시 방전경로가 증가하게 되어 발광면적이 증가하게 된다. 이에 따라, 방전시 자와선의 방출량이 많아지게 되어 휘도가 증가된다.

【발명의 효과】

<89> 상술한 바와 같이, 본 발명의 실시 예에 따른 플라즈마 디스플레이 패널은 삼각형 형태의 투명전극을 대각선 방향으로 대칭 또는 비대칭 구조로 형성함으로써 종래의 비방전 영역의 방전이 활성화됨과 아울러 방전셀의 가장자리 영역에서 방전이 크게되므로 방전효율이 증가되고, 방전시 방전경로가 증가하게 되어 발광면적이 증가하여 휘도가 증가하게 된다.

<90> 또한, 본 발명은 삼각형 형태의 투명전극을 대각선 방향으로 대칭 또는 비대칭 구조로 형성함과 아울러 투명전극 상에 홀을 형성함으로써 소비전력을 줄일 수 있다.

<91> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

유지방전을 위해 상부기판 상에 나란하게 형성되는 유지전극쌍과, 인접한 방전셀을 분리하도록 하부기판 상에 형성되는 격벽을 포함하는 플라즈마 디스플레이 패널에 있어서,

상기 유지전극쌍 각각은 대각선 방향으로 대칭 구조 및 비대칭 구조 중 어느 한 구조로 형성되는 투명전극과,

상기 투명전극 상에 형성되는 금속전극을 가지는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 2】

제 1 항에 있어서,

상기 투명전극은 삼각형 형태로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 3】

제 2 항에 있어서,

대각선 방향으로 대칭 구조일 경우에 상기 투명전극은 0° 내지 45° 범위의 경사면을 가지고,

대각선 방향으로 비대칭 구조일 경우에 상기 투명전극은 0° 내지 90° 범위의 경사면을 가지는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 4】

제 3 항에 있어서,

상기 경사면은 계단형 단턱부 및 곡선형태 중 어느 한 형태로 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 5】

제 1 항에 있어서,

상기 투명전극 사이의 갭은 $30\mu\text{m}$ 내지 $100\mu\text{m}$ 범위인 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 6】

제 1 항에 있어서,

상기 투명전극 각각에는 다수의 홀이 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 7】

제 1 항에 있어서,

상기 투명전극 각각은 방전셀 안에서 삼각형 형태로 돌출되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【청구항 8】

제 1 항에 있어서,

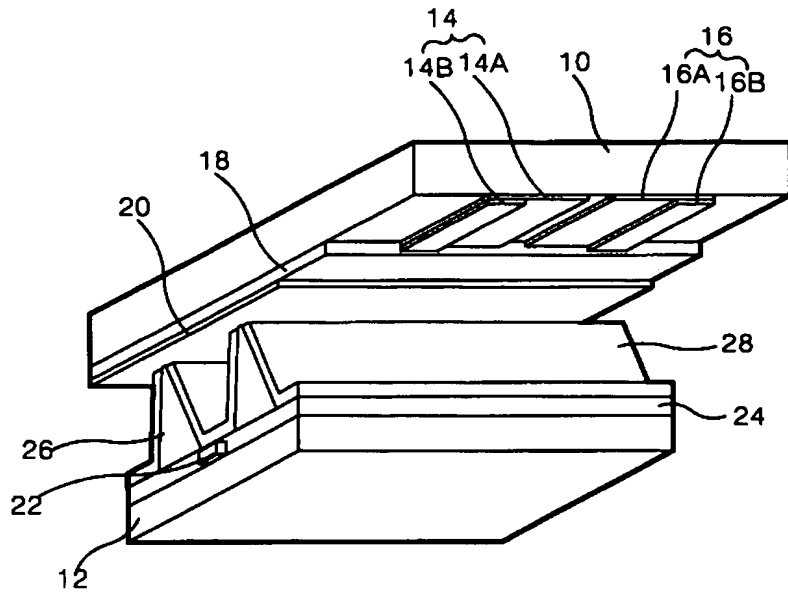
상기 투명전극 각각은,

방전셀 안에서 사각형 형태로 돌출되는 제 1 돌출부와,

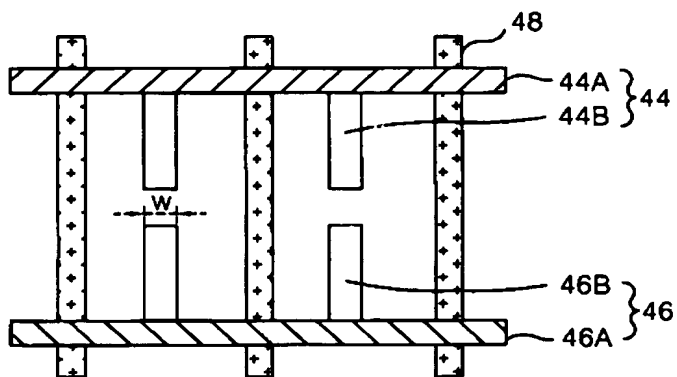
상기 제 1 돌출부에서 상기 제 1 돌출부보다 큰 폭을 가지도록 삼각형 형태로 돌출되는
제 2 돌출부를 구비하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

【도면】

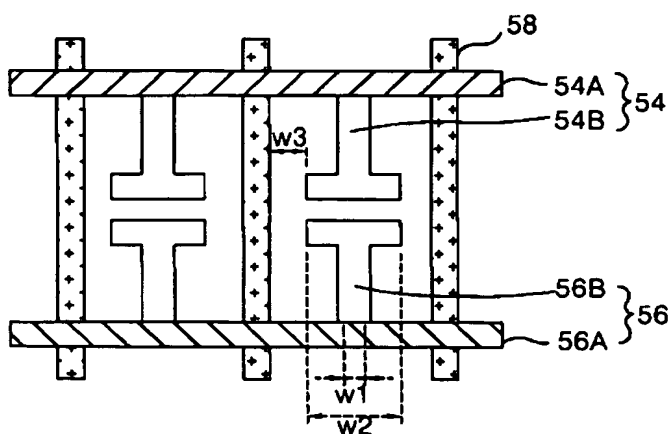
【도 1】



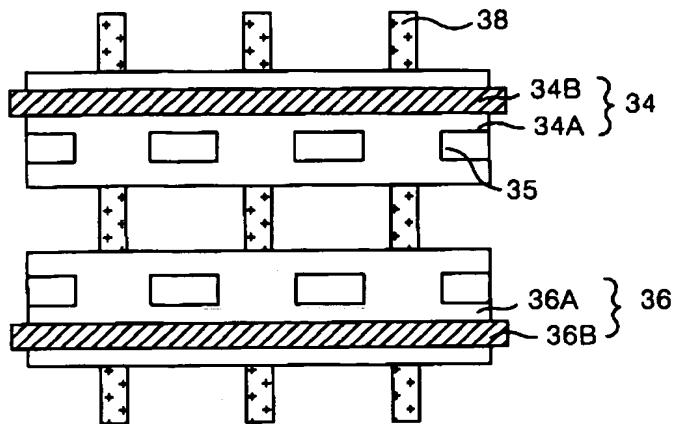
【도 2】



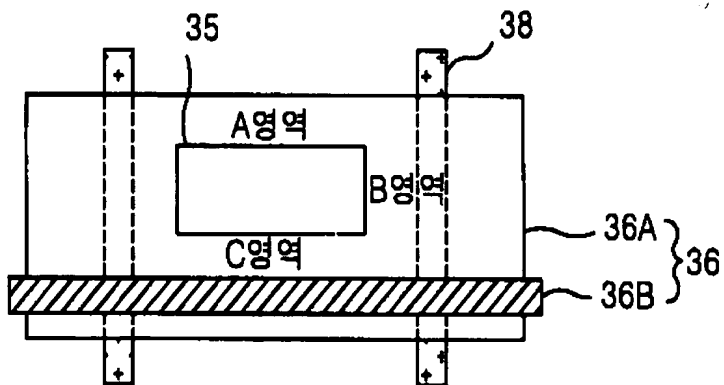
【도 3】



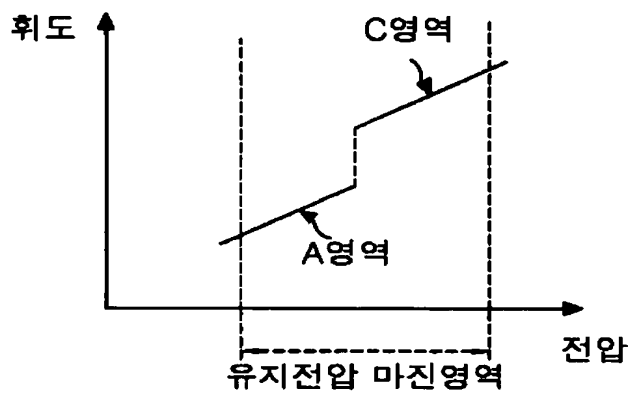
【도 4】



【도 5】



【도 6】

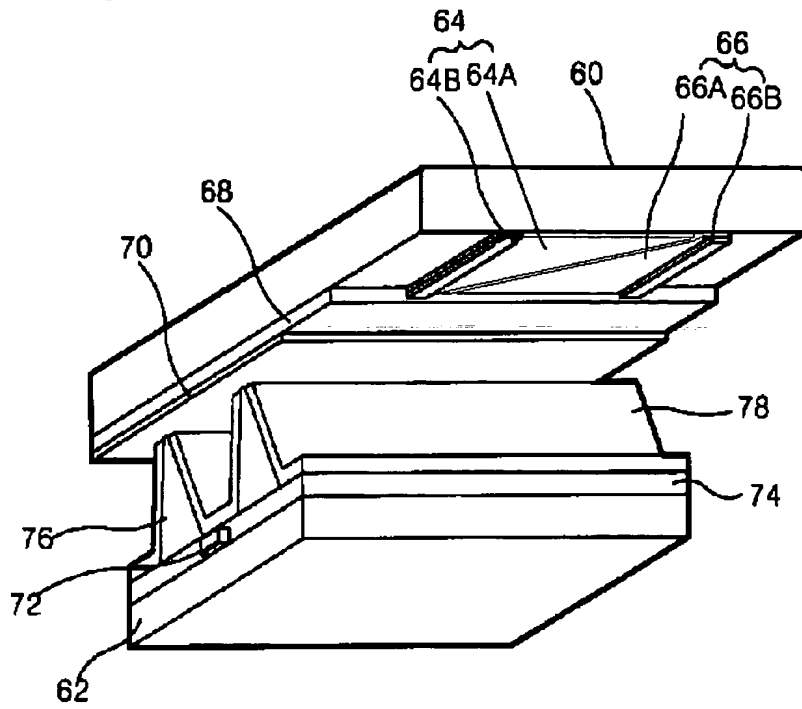




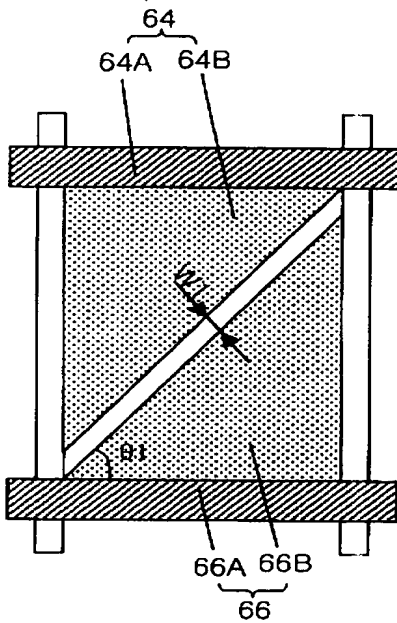
1020020087092

출력 일자: 2003/10/17

【도 7】

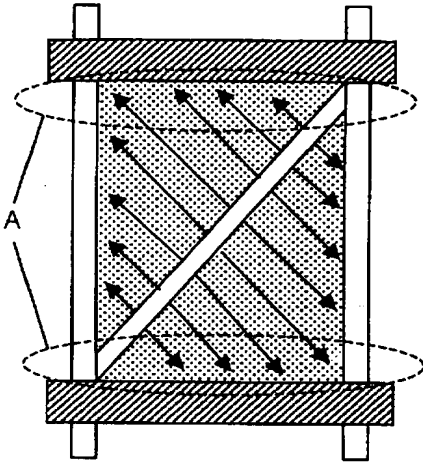


【도 8】

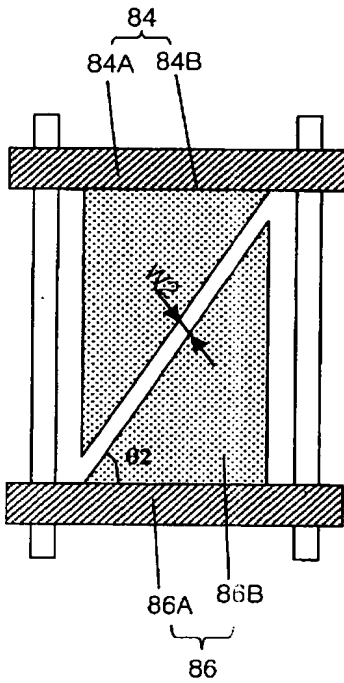




【도 9】

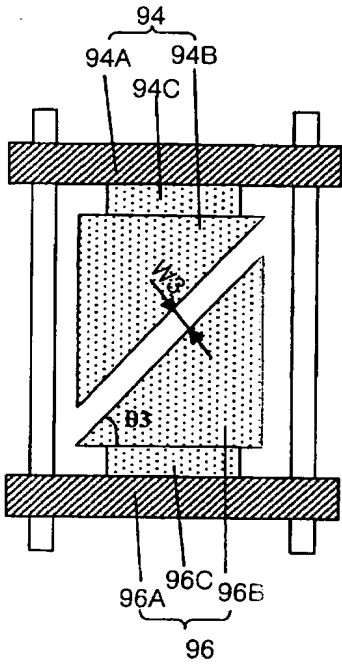


【도 10】

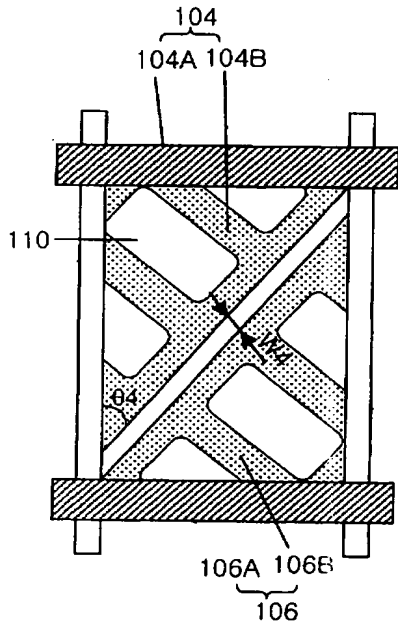




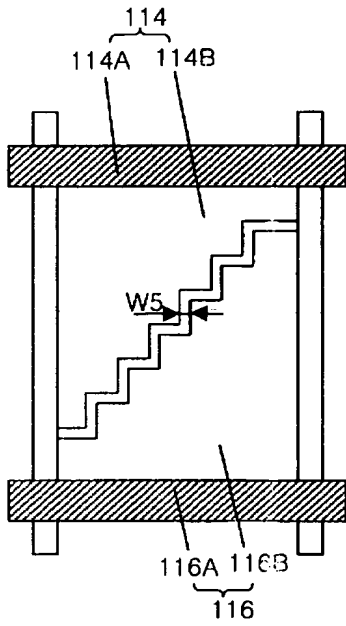
【도 11】



【도 12】



【도 13】



【도 14】

